

Document made available under the Patent Cooperation Treaty (PCT)

International application number: PCT/JP05/004424

International filing date: 14 March 2005 (14.03.2005)

Document type: Certified copy of priority document

Document details: Country/Office: JP
Number: 2004-091257
Filing date: 26 March 2004 (26.03.2004)

Date of receipt at the International Bureau: 07 April 2005 (07.04.2005)

Remark: Priority document submitted or transmitted to the International Bureau in compliance with Rule 17.1(a) or (b)



World Intellectual Property Organization (WIPO) - Geneva, Switzerland
Organisation Mondiale de la Propriété Intellectuelle (OMPI) - Genève, Suisse

17.3.2005

日本特許庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日 2004年 3月26日
Date of Application:

出願番号 特願2004-091257
Application Number:

[ST. 10/C] : [JP2004-091257]

出願人 パイオニア株式会社
Applicant(s):

2005年 2月24日

特許庁長官
Commissioner,
Japan Patent Office

小川

洋

【書類名】 特許願
【整理番号】 58P0805
【あて先】 特許庁長官 殿
【国際特許分類】 H01L 51/00
G02F 1/00

【発明者】
【住所又は居所】 埼玉県鶴ヶ島市富士見6丁目1番1号 パイオニア株式会社 総合研究所内

【氏名】 中馬 隆

【発明者】
【住所又は居所】 埼玉県鶴ヶ島市富士見6丁目1番1号 パイオニア株式会社 総合研究所内

【氏名】 大田 悟

【発明者】
【住所又は居所】 埼玉県鶴ヶ島市富士見6丁目1番1号 パイオニア株式会社 総合研究所内

【氏名】 田辺 貴久

【特許出願人】
【識別番号】 000005016
【氏名又は名称】 パイオニア株式会社

【代理人】
【識別番号】 100083839
【弁理士】
【氏名又は名称】 石川 泰男
【電話番号】 03-5443-8461

【手数料の表示】
【予納台帳番号】 007191
【納付金額】 21,000円

【提出物件の目録】
【物件名】 特許請求の範囲 1
【物件名】 明細書 1
【物件名】 図面 1
【物件名】 要約書 1
【包括委任状番号】 9102133

【書類名】特許請求の範囲**【請求項 1】**

カラーディスプレイの画面を構成するピクセルを構成するサブピクセルであって、このサブピクセルは、一の表示部と、当該表示部を駆動するための複数の薄膜トランジスタと、を備え、かつ、前記複数の薄膜トランジスタは、それぞれのチャネルが平行となるように配置されていることを特徴とするサブピクセル。

【請求項 2】

前記複数の薄膜トランジスタのうちの少なくとも1つの薄膜トランジスタのチャネルの長さが、サブピクセルの一辺の長さを1とした場合に0.4以上であることを特徴とする請求項1に記載のサブピクセル。

【請求項 3】

前記薄膜トランジスタが、有機薄膜トランジスタまたはアモルファスSi薄膜トランジスタであることを特徴とする請求項1または2に記載のサブピクセル。

【請求項 4】

前記表示部が、有機EL素子であることを特徴とする、請求項1から3の何れか一の請求項に記載のサブピクセル。

【請求項 5】

前記複数の薄膜トランジスタのチャネルがラビング処理されていることを特徴とする請求項1から4の何れか一の請求項に記載のサブピクセル。

【書類名】明細書

【発明の名称】サブピクセル

【技術分野】

【0001】

本発明は、カラーディスプレイを構成するピクセルを構成するサブピクセルに関する。

【背景技術】

【0002】

アクティブ駆動ディスプレイの中で液晶ディスプレイや有機ELディスプレイなどのカラーディスプレイは、様々な色に変化する（任意の色に変化させることができる）複数のピクセルから構成されており、また、このピクセルは、例えばR（赤）、G（緑）、およびB（青）のそれぞれの色を呈する複数のサブピクセルから構成されている。

【0003】

そして、このサブピクセルは、一の表示部（前記の例でいえば、例えばR（赤）色を呈する表示部）と、この表示部をアクティブ駆動させるための複数の薄膜トランジスタ（TFT）とから構成されている。

【0004】

このようなサブピクセルにおいては、カラーディスプレイの高精細化の要求に伴って、できるだけサブピクセルのサイズを小さくすることが望まれており、その一方で、サブピクセルを構成する一の表示部の大きさは確保したいという要求も存在する。

【0005】

また、サブピクセルを構成する薄膜トランジスタにおいても、その製造の際に高温処理が不要であり、その結果、安価に製造することが可能な有機薄膜トランジスタや、比較的簡単に製造可能なアモルファスSi薄膜トランジスタなどを利用することが検討されている。

【発明の開示】

【発明が解決しようとする課題】

【0006】

しかしながら、有機薄膜トランジスタやアモルファスSi薄膜トランジスタは、従来からの多結晶Si薄膜トランジスタに比べて、チャネル（つまりソース・ドレイン間）部分での電荷移動度が低いので、当該有機薄膜トランジスタ等を使用する場合には、チャネル部分を長くする（つまり従来の多結晶Si薄膜トランジスタに比べて大きい薄膜トランジスタとする）必要が生じる。

【0007】

がしかし、有機薄膜トランジスタを大きくし、その分だけサブピクセル全体を大きくすることは、前述した「サブピクセル全体のサイズを小さくする」という要求に逆行することであり、また、サブピクセル全体の大きさを変化することなく有機薄膜トランジスタを大きくすると、その分だけ表示部が小さくなってしまい、そうすると「表示部の大きさを確保する」という要求を満たすことができない。

【0008】

本発明は、このような問題に鑑みなされたものであり、例えば、製造が容易で安価な有機薄膜トランジスタやアモルファスSi薄膜トランジスタを使用した場合であっても、その全体の大きさを大きくする必要がなく、また、表示部の大きさも確保することが可能なサブピクセルを提供することを課題の一例とする。

【課題を解決するための手段】

【0009】

上記課題を解決するための、請求項1に記載の発明は、カラーディスプレイの画面を構成するピクセルを構成するサブピクセルであって、このサブピクセルは、一の表示部と、当該表示部を駆動するための複数の薄膜トランジスタと、を備え、かつ、前記複数の薄膜トランジスタは、それぞれのチャネルが平行となるように配置されていることを特徴とする。

【発明を実施するための最良の形態】

【0010】

以下に、本願のサブピクセルについて、図面を用いてさらに具体的に説明する。

【0011】

図1は、本願のサブピクセルの正面図である。

【0012】

図1に示すように、本願のサブピクセル10は、ガラス基板15上に、一の表示部11と、この表示部11を駆動するための2つの薄膜トランジスタ12、13とを備える。なお、この2つの薄膜トランジスタは、スイッチング薄膜トランジスタ12とドライビング薄膜トランジスタ13である。また、図示するように、表示部11や薄膜トランジスタ12、13に加えて、ストレージキャパシタンス14などを備えていてもよい。そして、本願のサブピクセル10は、前記複数のトランジスタ（図1においては、スイッチング薄膜トランジスタ12とドライビング薄膜トランジスタ13）は、それぞれのチャネルC、Cが平行となるように配置されていることに特徴を有している。

【0013】

このように複数の薄膜トランジスタを、それぞれのチャネルが平行となるように配置することにより、近年、より精細化が進むサブピクセルにおいて、これを構成する表示部11や薄膜トランジスタ12、13を整然と配置することができ、その結果、薄膜トランジスタとして、有機薄膜トランジスタやアモルファスSi薄膜トランジスタを用いた場合であっても、表示部11の大きさを確保することができる（有機薄膜トランジスタ等を従来の多結晶Si薄膜トランジスタに比べて大きくしても、表示部11の大きさをそのままに確保することができる。）。

【0014】

さらにまた、複数の薄膜トランジスタを、それぞれのチャネルが平行となるように配置することにより、後述する、薄膜トランジスタのチャネル表面に対してラビング処理を行う際に、複数の薄膜トランジスタを均一にラビング処理することができる。

【0015】

このような本願のサブピクセル10において、サブピクセル全体の大きさと薄膜トランジスタの大きさ（チャネルの長さ）については、特に限定することはない。しかしながら、図1に示すように、サブピクセル10の一辺の長さXを1とした場合に、薄膜トランジスタ12、13（特に、ドライビング薄膜トランジスタ13）のチャネルの長さYは0.4以上が好ましく、0.5以上が特に好ましい。

【0016】

本願のサブピクセル10を構成する表示部11については、特に限定されることはない。例えば、液晶表示素子であってもよく、また有機EL表示素子であってもよい。

【0017】

図2は、本願のサブピクセル10の表示部11としての有機EL表示素子の構成を説明するための概略断面図である（図1に示すA-A断面図である。）。

【0018】

図2に示すように、表示部11としての有機EL表示素子は、ガラス基板15上に、陽極20、ホール注入層21、ホール輸送層22、有機発光層23、ホールブロッキング層24、電子輸送層25、電子注入層26、及び陰極27、を順次積層して形成されている。なお、当該有機EL表示素子を構成する陽極20～陰極27までの各材質等については、本願は特に限定することなく、従来公知の材質を任意に用いることができる。

【0019】

また、このような有機EL表示素子の製造方法についても、本願は特に限定することなく、例えば、真空蒸着装置などを用いて、各層を順次積層してもよい。

【0020】

本願のサブピクセル10を構成する薄膜トランジスタ12、13についても、特に限定されることなく、いかなる薄膜トランジスタ（いわゆるTFT）を用いることも可能である。

ある。しかしながら、本願のサブピクセルの特徴（効果）を最大限に發揮するには、有機薄膜トランジスタ、またはアモルファスSi薄膜トランジスタを用いることが好ましい。これらの薄膜トランジスタは製造が容易であり、比較的安価に入手可能であるからである。また、有機薄膜トランジスタやアモルファスSi薄膜トランジスタを用いた場合には、従来の多結晶Siトランジスタと比べて、電荷移動度が低いという問題があるが、本願のサブピクセルによれば、その分チャネルを長くすることができるので電荷移動度を高くすることができる（しかも、本願のサブピクセルによれば、チャネルを長くしても、それが平行に配置されているので、前記の表示部の大きさを確保できる。）。

【0021】

図3は、本願のサブピクセル10の薄膜トランジスタ13として採用される有機薄膜トランジスタの構成を説明するための概略断面図である（図1に示すB-B断面図である。）なお、この説明においては、薄膜トランジスタ13（ドライビング薄膜トランジスタ）として説明するが、スイッチング薄膜トランジスタ12も同様に有機薄膜トランジスタを採用することができる。

【0022】

ドライビング薄膜トランジスタ13としての有機薄膜トランジスタは、ガラス基板15上に、ゲート電極30、ゲート絶縁膜31、ソース電極32、ドレイン電極33、ヘキサメチルジシラザン膜34、および有機半導体層35を、図示するように順次積層して形成されている。そして本願の薄膜トランジスタのチャネルCとは、ソース電極32とドレイン電極33との間の部分のことである。

【0023】

このような有機薄膜トランジスタの有機半導体層35としては、半導体特性を示す有機材料であれば良く、例えば、低分子系材料では、フタロシアニン系誘導体、ナフタロシアニン系誘導体、アゾ化合物系誘導体、ペリレン系誘導体、インジゴ系誘導体、キナクリドン系誘導体、アントラキノン類などの多環キノン系誘導体、シアニン系誘導体、フラーレン系誘導体、あるいはインドール、カルパゾール、オキサゾール、インオキサゾール、チアゾール、イミダゾール、ピラゾール、オキサジアゾール、ピラゾリン、チアチアゾール、トリアゾールなどの含窒素環式化合物誘導体、ヒドラジン誘導体、トリフェニルアミン誘導体、トリフェニルメタン誘導体、スチルベン類、アントラキノンジフェノキノン等のキノン化合物誘導体、ベンタセン、アントラセン、ビレン、フェナントレン、コロネンなどの多環芳香族化合物誘導体などを挙げることができる。また、高分子系材料では、上述した低分子系化合物の構造がポリエチレン鎖、ポリシロキサン鎖、ポリエーテル鎖、ポリエステル鎖、ポリアミド鎖、ポリイミド鎖等の高分子の主鎖中に用いられたもの、あるいは側鎖としてペンドント状に結合したもの、若しくは、ポリパラフェニレン等の芳香族系共役性高分子、ポリアセチレン等の脂肪族系共役性高分子、ポリピノールやポリチフェン率の複素環式共役性高分子、ポリアニリン類やポリフェニレンサルファイド等の含ヘテロ原子共役性高分子、ポリ（フェニレンビニレン）やポリ（チエニレンビニレン）等の共役性高分子の構成単位が交互に結合した構造を有する複合型共役系高分子等の炭素系共役系高分子が用いられる。また、ポリシラン類やジシラニレンアリレンポリマー類、（ジシラニレン）エテニレンポリマー類、（ジシラニレン）エチニレンポリマーのようなジシラニレン炭素系共役系ポリマー構造などのオリゴシラン類と炭素系共役性構造が交互に連鎖した高分子類などが用いられる。他にもリン系、窒素系などの無機元素からなる高分子鎖でもよく、さらにフタロシナートポリシロキサンのような高分子鎖の芳香族系配位子が配位した高分子類、ペリレンテトラカルボン酸のようなペリレン類を熱処理して縮環させた高分子類、ポリアクリロニトリルなどのシアノ基を有するポリエチレン誘導体を熱処理して得られるラバー型高分子類、さらにペロブスカイト類に有機化合物がインターカレートした複合材料を用いてもよい。

【0024】

また、有機薄膜トランジスタのソース電極32およびドレイン電極33としても、特に限定されることはなく充分な導電性があれば、いかなる材料をも用いることができる。例

えば、Pt、Au、Cr、W、Ru、Ir、Sc、Ti、V、Mn、Fe、Co、Ni、Zn、Ga、Y、Zr、Nb、Mo、Tc、Rh、Pd、Ag、Cd、Ln、Sn、Ta、Re、Os、Tl、Pb、La、Ce、Pr、Nd、Pm、Sm、Eu、Gd、Tb、Dy、Ho、Er、Tm、Yb、Lu、などの金属单体、若しくはこれらの金属の積層体、さらにはこれらの金属の化合物でもよい。またITOやIZOのような金属酸化物、ポリアニリン類、ポリチオフェン類、ポリピロール類などの共役性高分子化合物を含む有機導電材料でもよい。

【0025】

また、有機薄膜トランジスタのゲート電極30およびゲート絶縁膜31としては、ゲート電極30としてTaを用い、これを陽極酸化することによって、ゲート絶縁膜31としての Ta_2O_5 を形成することが一例として挙げられるが、これに限定されることはない。ゲート電極30の材料としては、陽極酸化が可能な金属であればいかなる金属であってもよく、例えば、Al、Mg、Ti、Nb、Zr、等の单体、もしくはこれらの金属の合金を挙げることができ、また、これらを陽極酸化することによって、ゲート絶縁膜31とすることはできる。また、ゲート電極の陽極酸化によりゲート絶縁膜を形成しない場合には、ゲート電極30は、前記ソース電極32やドレイン電極33と同一の材料を用いることができる。また、この場合のゲート絶縁膜31としては、 LiO_x 、 LiN_x 、 NaO_x 、 KO_x 、 RbO_x 、 NaO_x 、 CsO_x 、 BeO_x 、 MgO_x 、 MgN_x 、 CaO_x 、 CaN_x 、 SrO_x 、 BaO_x 、 ScO_x 、 YO_x 、 YN_x 、 LaO_x 、 LaN_x 、 HeO_x 、 PrO_x 、 NbO_x 、 SmO_x 、 EuO_x 、 GdO_x 、 TbO_x 、 DyO_x 、 HoO_x 、 ErO_x 、 TmO_x 、 YbO_x 、 LuO_x 、 TiO_x 、 TiN_x 、 ZrO_x 、 ZrN_x 、 HfO_x 、 ThO_x 、 VO_x 、 VN_x 、 NbO_x 、 TaO_x 、 TaN_x 、 CrO_x 、 MoO_x 、 MoN_x 、 WO_x 、 WN_x 、 MnO_x 、 ReO_x 、 FeO_x 、 FeN_x 、 RuO_x 、 OsO_x 、 CoO_x 、 RhO_x 、 IrO_x 、 NiO_x 、 PdO_x 、 PtO_x 、 CuO_x 、 CuN_x 、 AgO_x 、 AuO_x 、 ZnO_x 、 CdO_x 、 HgO_x 、 BO_x 、 BmN_x 、 AlO_x 、 AlN_x 、 GaO_x 、 GaN_x 、 InO_x 、 SiN_x 、 GeO_x 、 SnO_x 、 PbO_x 、 PO_x 、 PN_x 、 AsO_x 、 SbO_x 、 SeO_x 、 TeO_x 、等の金属酸化物でも、 $LiAlO_2$ 、 Li_2SiO_3 、 Li_2TiO_3 、 $Na_2Al_2O_4$ 、 $NaFeO_2$ 、 Na_4SiO_4 、 K_2SiO_3 、 K_2TiO_3 、 K_3WO_4 、 Rb_2CrO_4 、 Cs_2CrO_4 、 $MgAl_2O_4$ 、 $MgFe_2O_4$ 、 $MgTiO_3$ 、 $CaTiO_3$ 、 $CaWO_4$ 、 $CaZrO_3$ 、 $SrFe_{12}O_{19}$ 、 $SrTiO_3$ 、 $SrZrO_3$ 、 $BaAl_2O_4$ 、 $BaFe_{12}O_{19}$ 、 $BaTiO_3$ 、 $YAl_{15}O_{12}$ 、 YFe_5O_{12} 、 $LaFeO_3$ 、 $LaFe_5O_{12}$ 、 $La_2Ti_2O_7$ 、 $CeSnO_4$ 、 $CeTiO_4$ 、 $Sm_3Fe_5O_{12}$ 、 $EuFeO_3$ 、 $Eu_3Fe_5O_{12}$ 、 $GdFeO_3$ 、 $Gd_3Fe_5O_{12}$ 、 $DyFeO_3$ 、 $Dy_3Fe_5O_{12}$ 、 $HoFeO_3$ 、 $Ho_3Fe_5O_{12}$ 、 $ErFeO_3$ 、 $Er_3Fe_5O_{12}$ 、 $Tm_3Fe_6O_{12}$ 、 $LuFeO_3$ 、 $Lu_3Fe_5O_{12}$ 、 $NiTiO_3$ 、 Al_2TiO_3 、 $FeTiO_3$ 、 $BaZrO_3$ 、 $LiZrO_3$ 、 $MgZrO_3$ 、 $HfTiO_4$ 、 NH_4VO_3 、 $AgVO_3$ 、 $LiVO_3$ 、 $BaNb_2O_6$ 、 $NaNb_3O_6$ 、 $KTaO_3$ 、 $NaTaO_3$ 、 $SrTa_2O_6$ 、 $CuCr_2O_4$ 、 $AgCrO_4$ 、 $BaCrO_4$ 、 K_2MoO_4 、 Na_2MoO_4 、 $NiMoO_4$ 、 $BaWO_4$ 、 Na_2WO_4 、 $SrWO_4$ 、 $MnCr_2O_4$ 、 $MnFe_2O_4$ 、 $MnTiO_3$ 、 $MnWO_4$ 、 $CoFe_2O_4$ 、 $ZnFe_2O_4$ 、 $FeWO_4$ 、 $CoMoO_4$ 、 $CuTiO_3$ 、 $CuWO_4$ 、 Ag_2MoO_4 、 Ag_2WO_4 、 $ZnAl_2O_4$ 、 $ZnMoO_4$ 、 $ZnWO_4$ 、 $CdSnO_3$ 、 $CdTiO_3$ 、 $CdMoO_4$ 、 $CdWO_4$ 、 $NaAlO_2$ 、 $MgAl_2O_4$ 、 $SrAl_2O_4$ 、 $Gd_3Ga_5O_{12}$ 、 $InFeO_3$ 、 $MgIn_2O_4$ 、 Al_2TiO_5 、 $FeTiO_3$ 、 $MgTiO_3$ 、 Na_2SiO_3 、 $CaSiO_3$ 、 $ZrSiO_4$ 、 K_2GeO_3 、 Li_2GeO_3 、 $Bi_2Sn_3O_9$ 、 $MgSnO_3$ 、 Na_2TeO_4 、 LiF 、 MgF_2 、 SmF_3 などのフッ化物、 $HgCl_1$ 、 $FeCl_2$ 、 $CrCl_3$ などの塩化物、 $AgBr$ 、 $CuBr$ 、 $MnBr_2$ などの臭化物、 PbI_2 、 CuI 、 FeI_2 など

の溶化物、または、SiAlONなどの金属酸化塗化物でも、用いることができる。またポリイミド、ポリアミド、ポリエステル、ポリアクリレート、エポキシ樹脂、フェノール樹脂、ポリビニルアルコールなどのポリマー材料をゲート絶縁膜とすることも有効である。

【0026】

このような各材料を用いて有機薄膜トランジスタを製造する方法についても、本願は特に限定することではなく、従来公知の方法を用いることができる。例えば、洗浄したガラス基板15上に、ゲート電極30およびストレージキャパシタンス14用のTa膜を成膜し、RIE装置にてドライエッチングを行い、所望の配線パターンを形成する。この際、2つの有機薄膜トランジスタ（つまり、スイッチング有機薄膜トランジスタ12とドライビング有機薄膜トランジスタ13）、それぞれのゲート電極30の向きを平行にして、各トランジスタのチャネルの方向が平行となるように配線パターンをデザインする。その後、Ta配線膜に陽極酸化を行うことによりTaの表面をTa₂O₅膜で覆い、これをゲートTa配線膜に陽極酸化を行うことによりTaの表面をTa₂O₅膜で覆い、これをゲート絶縁膜31とすることができる。さらに、その後、ソース電極32およびドレイン電極33用のCr膜、Au膜をパターンニングし、ディップコート法で、ヘキサメチルジシラザン膜34をゲート絶縁膜31上に設けることにより、図2に示す有機薄膜トランジスタを形成することができる。

【0027】

また、上述してきた材料により形成された有機薄膜トランジスタについては、そのチャネル部分（つまり、図3に示す有機薄膜トランジスタにおいては、ヘキサメチルジシラザン膜34上）をラビング処理することが好ましい。

【0028】

このラビング処理とは、布（例えば、フェルト）やブラシ等で同一方向に膜表面を擦る処理であり、配向処理とも呼ばれている。この処理を行うことにより、有機半導体への配向性が向上し、有機薄膜トランジスタの電荷移動度を高くすることができる。なお、擦る方向については、チャネル部分の材質により任意に決定すればよい。

【0029】

なお、本願の発明は、上記実施形態に限定されるものではない。上記実施形態は、例示であり、本発明の特許請求の範囲に記載された技術的思想と実質的に同一な構成を有し、同様な作用効果を奏するものは、いかなるものであっても本発明の技術的範囲に包含される。

【0030】

例えば、上記の説明においては、基板15としてガラス基板を用いたが、これに限定されることはなく、PESやPCなどのプラスチック基板や、ガラスとプラスチックの積層基板でもよく、また、基板表面にアルカリバリア膜や、バスバリア膜がコートされていてもよい。

【0031】

さらに薄膜トランジスタとして有機薄膜トランジスタを用い、また表示部として有機EL表示素子を用いる場合には、これらを水分から保護するために、サブピクセル全体を封止することが好ましい（図示せず）。この封止の方法についても本願は特に限定することなく、例えば、封止缶を用いてもよく、また無機系やポリマー系による樹脂膜によって封止してもよい。

【実施例】

【0032】

（実施例1）

本願のサブピクセルの実施例として、図1に示すようなサブピクセルを製造した。なお、サブピクセルを構成する2つのトランジスタとしては有機薄膜トランジスタを用い、図1に示すように、それぞれのチャネルが平行となるように配置した。また、その製造方法は上記で説明した通りである。また、2つの有機薄膜トランジスタのチャネルには上記で説明したラビング処理を1回のみ施した。

【0033】

(比較例1)

図4は、比較例1のサブピクセルの正面図である。

【0034】

比較例として、図4にしめすようなサブピクセル、つまり、サブピクセルを構成する2つのトランジスタが、直交するように配置されているサブピクセルを製造した。なお、この比較例において用いられた2つのトランジスタそれぞれについては、上記実施例1と同一の材料を用い、同一の方法で製造した。また、ラビング処理としては、図4の下から上の方向（矢印参照）で、つまり、図4に示すトランジスタ42のチャネルに沿って、1回ラビング処理を施した。

【0035】

(結果)

前記実施例1、および比較例1それぞれのサブピクセルのトランジスタの電荷移動度を測定したところ、実施例1のサブピクセルのトランジスタは、それぞれ電荷移動度が0.23 cm² / V s、0.21 cm² / V sであるのに対し、比較例1のサブピクセルのトランジスタは、チャネルに沿ってラビング処理されたトランジスタ42は電荷移動度が0.21 cm² / V sであったものの、もう一方のトランジスタ43は、0.05 cm² / V sであった。

【0036】

また、実施例1と比較例1のサブピクセルはその全体の大きさは同一であるにもかかわらず、その表示部11、41を比べると、実施例1のサブピクセルの方が大きくなっていることが分かる。

【0037】

以上の結果より、本願のサブピクセルによれば、薄膜トランジスタとして、有機薄膜トランジスタやアモルファスSi薄膜トランジスタを用いた場合であっても、表示部の大きさを確保することができ、また、複数の薄膜トランジスタがそれぞれのチャネルが平行となるように配置されているので、1回のラビング処理のみで複数の薄膜トランジスタを一度にラビング処理することができ、それぞれの電荷移動度を向上せしめることができる。

【0038】

一方、比較例1からも明らかなように、複数の薄膜トランジスタをそのチャネルが平行になるように配置しないと、その分だけ表示部が小さくなってしまい、また、一回のラビング処理では、当該ラビング処理の方向に沿って形成されているチャネルしか処理できないので、サブピクセルを構成する複数の薄膜トランジスタの全てを均一にラビング処理することができない。

【図面の簡単な説明】

【0039】

【図1】本願のサブピクセルの正面図である。

【図2】本願のサブピクセル10の表示部11としての有機EL表示素子の構成を説明するための概略断面図である（図1に示すA-A断面図である。）。

【図3】本願のサブピクセル10の薄膜トランジスタ13として採用される有機薄膜トランジスタの構成を説明するための概略断面図である（図1に示すB-B断面図である。）。

【図4】比較例1のサブピクセルの正面図である。

【符号の説明】

【0040】

10、40…サブピクセル

11、41…表示部

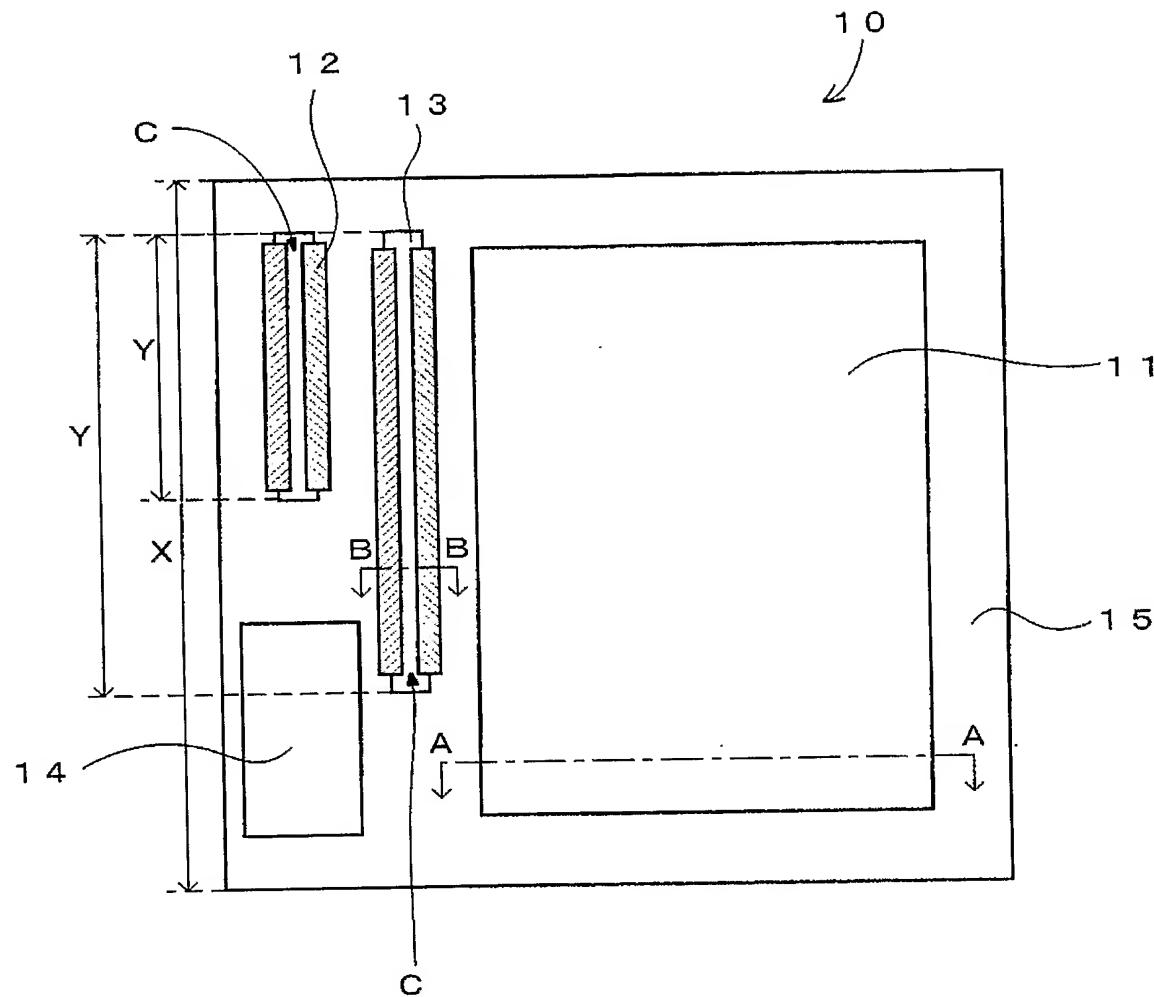
12、42…薄膜トランジスタ（スイッチング薄膜トランジスタ）

13、43…薄膜トランジスタ（ドライビング薄膜トランジスタ）

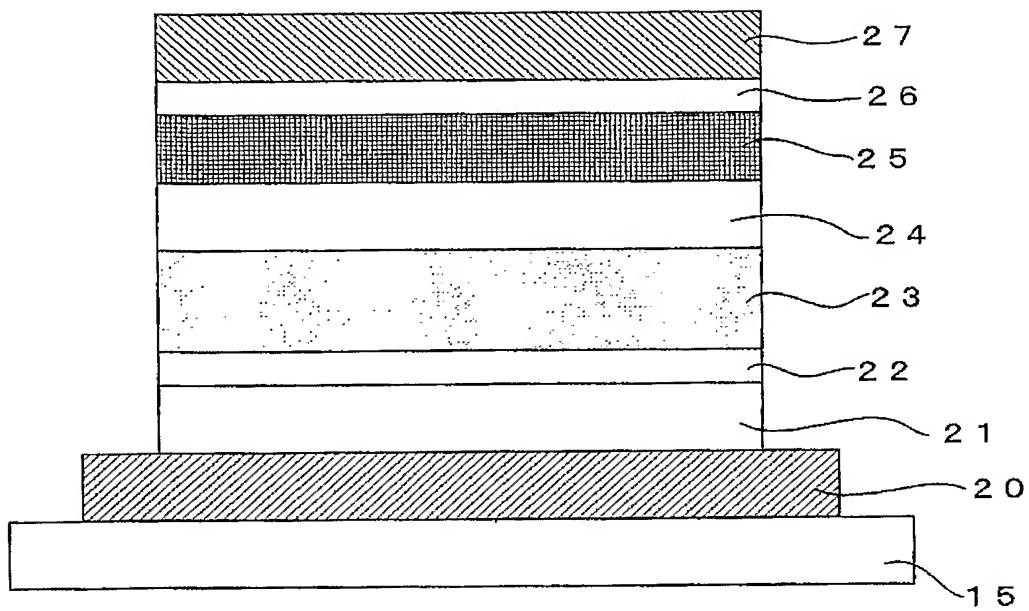
14、44…ストレージキャパシタンス

15、45…ガラス基板
30…ゲート電極
31…ゲート絶縁膜
32…ソース電極
33…ドレイン電極
34…ヘキサメチルジシラザン膜
35…有機半導体層
C…チャネル

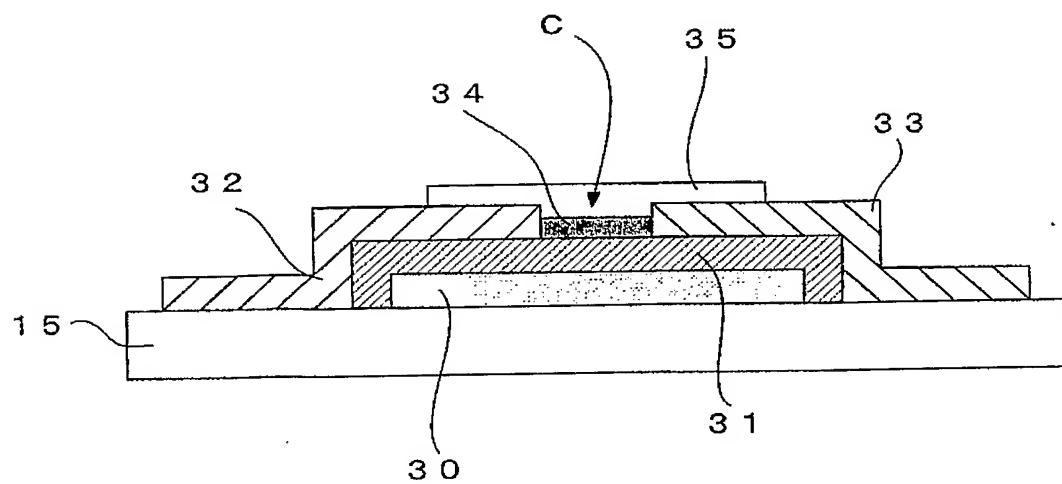
【書類名】 図面
【図 1】



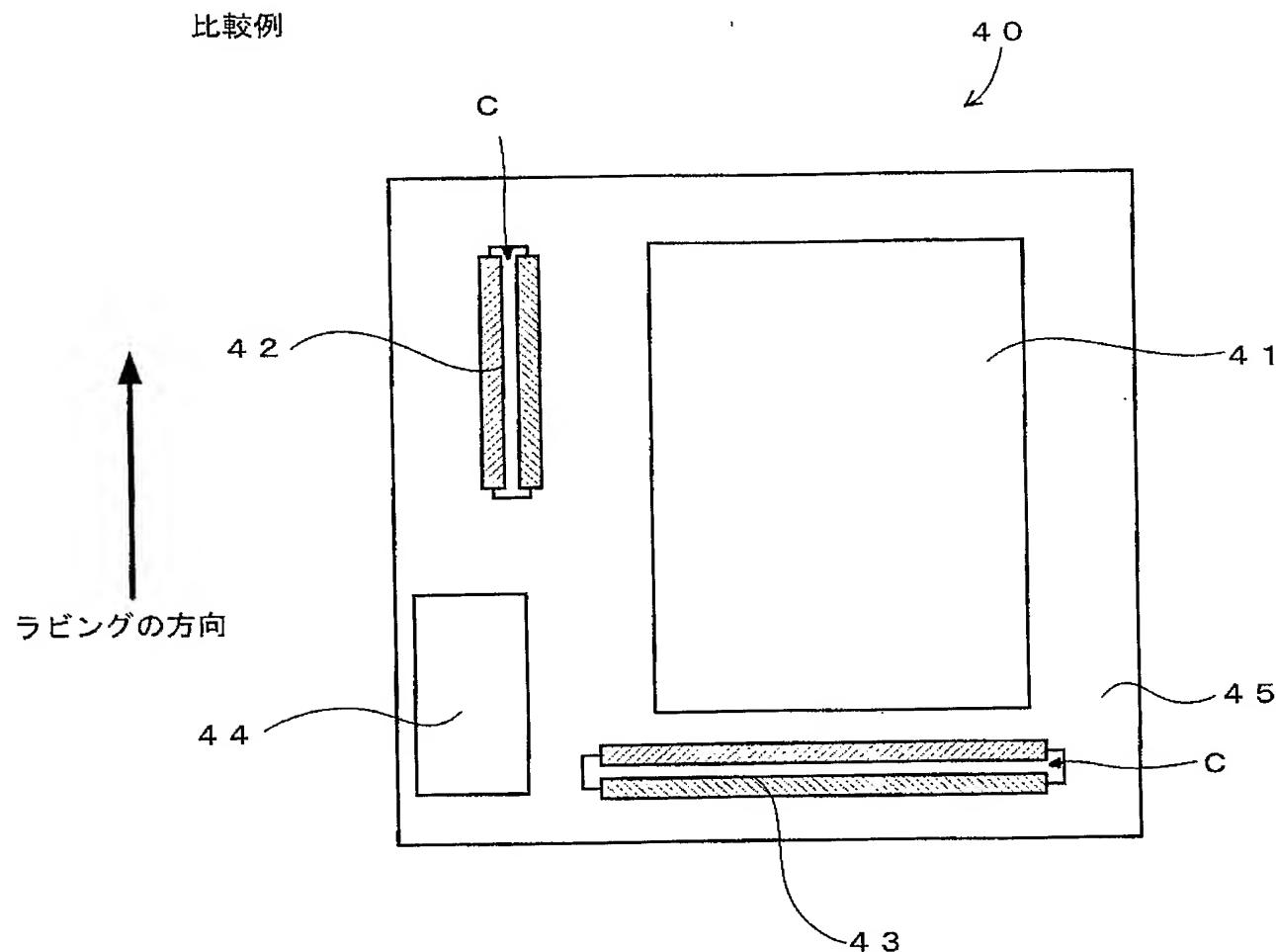
【図2】



【図3】



【図4】



【書類名】要約書

【要約】

【課題】 製造が容易で安価な有機薄膜トランジスタやアモルファスSi薄膜トランジスタを使用した場合であっても、その全体の大きさを大きくする必要がなく、また、表示部の大きさも確保することが可能なサブピクセルを提供する。

【解決手段】 一の表示部と、当該表示部を駆動するための複数の薄膜トランジスタと、それを備えるサブピクセルにおいて、前記複数の薄膜トランジスタを、それぞれのチャネルが平行となるように配置する。

【選択図】 図1

認定・付加情報

特許出願の番号	特願2004-091257
受付番号	50400502620
書類名	特許願
担当官	第五担当上席 0094
作成日	平成16年 3月29日

<認定情報・付加情報>

【提出日】	平成16年 3月26日
-------	-------------

特願 2004-091257

出願人履歴情報

識別番号

[000005016]

1. 変更年月日

1990年 8月31日

[変更理由]

新規登録

住 所

東京都目黒区目黒1丁目4番1号

氏 名

パイオニア株式会社